

ОБРАЗОВАТЕЛЬНАЯ ПРОГРАММА
09.03.01 Информатика и вычислительная техника

Аннотация рабочей программы

дисциплины «Организация ЭВМ и вычислительных систем»

Общая трудоемкость дисциплины составляет 2 зач. единиц, 72 часа, форма промежуточной аттестации – *зачет*.

Программой дисциплины предусмотрены практические занятия (*34 часа*), самостоятельная работа обучающегося составляет 38 часов.

Дисциплина предусматривает изучение следующих основных разделов:

Основные принципы организации электронных вычислительных машин. Структура электронной вычислительной машины. Классификация вычислительных систем по Флинну. Технические характеристики вычислительной системы. Производительность вычислительных систем. Тесты для оценки производительности. Классы вычислительных систем.

Функциональная организация электронных вычислительных машин. Организация памяти ЭВМ. Способы адресации данных и команд. Формат команд. Иерархическая структура памяти. Архитектура с расширенным набором команд. Архитектура с сокращённым набором команд.

Структурная организация электронных вычислительных машин. Архитектура Джона фон Неймана. Магистрально-модульный принцип построения электронных вычислительных машин. Понятие интерфейса. Основные принципы фон Неймановской архитектуры. Тактовый генератор. Цикл выполнения команды. Машинная операция. Представление команд в памяти. Принцип хранения в памяти программы. Представление строк в памяти. Представление вещественных и целых чисел в памяти ЭВМ.

Устройство процессора. Характеристики процессора. Арифметико-логическое устройство. Устройство управления. Регистры и флаги процессора. Арифметические и логические команды процессора для работы с целочисленной арифметикой. Команды передачи управления. Команды для работы со стеком. Цепочечные команды. Команды пересылки данных. 64-разрядная архитектура. Организация прерываний. Реальный и защищённый режимы работы процессора.

Организация шин. Характеристики и виды шин. Последовательные и параллельные шины. Централизованный и децентрализованный арбитраж шин. Алгоритмы динамического изменения приоритетов при организации арбитража. Системы ввода/вывода.

Организация памяти ЭВМ. Классификация запоминающих устройств. Иерархия памяти компьютера. Оперативная память. Кэш-память. Характеристики и виды оперативной памяти. Сплошная и сегментированная модели памяти. Внешняя память компьютера. Стековая память. Жёсткий диск. Твердотельный накопитель. Кластеризация.

Программирование на ассемблере. Структура ассемблерной программы. Компиляция и отладка ассемблерных программ с использованием пакета `masm32` и отладчика `OllyDbg`. Представление в сегменте данных чисел, строк, массивов. Директивы объявления данных. Назначение стека. Вызов подпрограмм. Устройство сопроцессора. Стили вызова `stdcall`, `cdecl`, `fastcall`, `thiscall`, `pascal`. Разработка `dll`-библиотек на ассемблере. Статический и динамический способы подключения `dll`-библиотек.